

OAKS32-M30835FJGP

マニュアル

## 安全設計に関するお願い

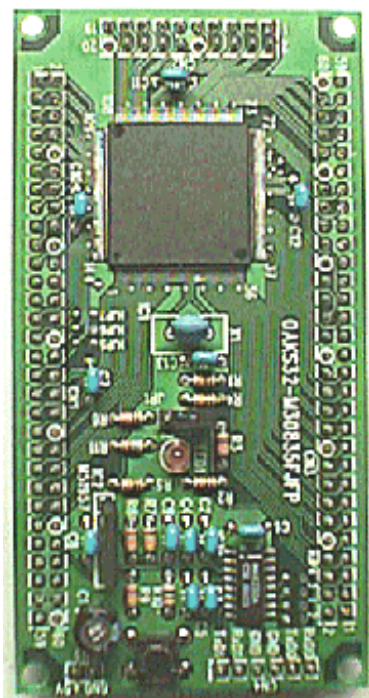
- ・弊社は品質、信頼性の向上に努めておりますが、半導体製品は故障が発生したり、誤動作する場合があります。弊社の半導体製品の故障又は誤動作によって結果として、人身事故、火災事故、社会的損害などを生じさせないような安全性を考慮した冗長設計、延焼対策設計、誤動作防止設計などの安全設計に十分ご注意ください。

## 本資料ご利用に際しての留意事項

- ・本資料は、お客様が用途に応じた適切な製品をご購入いただくための参考資料であり、本資料中に記載の技術情報についてオックス電子および情報を提供いただいた各社が所有する知的財産権その他の権利の実施、使用を許諾するものではありません。
- ・本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例の使用に起因する損害、第三者所有の権利に対する侵害に関し、オックス電子は責任を負いません。
- ・本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他全ての情報は本資料発行時点のものであり、オックス電子は特性改良などにより予告なしに変更することがあります。
- ・本資料に記載の図、表に示す技術的な内容、及びプログラム、アルゴリズムを流用する場合、お客様の責任において実施してください。また、組み込んだプログラム、アルゴリズム単体で評価するだけでなく、システム全体で十分に評価してください。オックス電子は、一切責任を負いません。
- ・本資料に記載された製品は、人命にかかわるような状況の下で使用される機器あるいはシステムに用いられることを目的として設計、製造されたものではありません。本資料に記載の製品を運輸、移動体用、医療用、航空宇宙用、原子力制御用、海底中継用機器あるいはシステムなど、特殊用途へのご利用をご検討の際には、オックス電子へご照会ください。
- ・本資料の転載、複製については、文書によるオックス電子の事前の承諾が必要です。
- ・本資料に関し詳細についてのお問い合わせ、その他お気づきの点がございましたらオックス電子までご照会ください。

## はじめに

このマニュアルは、OAKS32-KitのOAKS32-M30835FJGP基板の説明書となります。



# 目次

<b>1 . OAKS32-M30835FJGP</b>	<b>5</b>
1.1. 特徴	5
1.2. 回路	5
1.3. 端子表	6
<b>2 . 端子設定</b>	<b>6</b>
2.1. OAKS32-M30835FJGP 端子設定	6
2.2. フラッシュメモリ書き込み	6
2.3. 外部設定	6
<b>3 . 組み込み用端子処理</b>	<b>7</b>
3.1. RS232Cドライバ切り離し	7
3.2. ADコンバータ5V系切り離し	7
3.3. 他回路切り離し	7
3.4. 3線式RS232Cの接続	8
3.5. LED1の接続	8
<b>4 . メモリマップ</b>	<b>9</b>
4.1. KD3083 使用時のメモリマップ	9
4.2. KD3083 未使用時のメモリマップ	10
<b>5 . OAKS32-M30835FJGPの回路資料</b>	<b>11</b>
5.1. 部品表	11
5.2. 部品配置図	12
5.3. 基板寸法図	13

## 1 . OAKS32-M30835FJGP

OAKS32-Kit の CPU 基板 (OAKS32-M30835FJGP) の特徴と回路構成について記述します。

### 1 . 1 . 特徴

三菱電機製 16 ビット CPU、M32C/83 (M30835FJGP) を使用したマイコンボードです。1 チップに ROM、RAM、周辺回路を全て内蔵しており、ボードは、シンプルかつ高性能です。洗練された命令と 30MHz クロックで高速動作を実現しています。1 命令 33.3ns (最短命令@ 30MHz 動作時)

512K バイト大容量フラッシュメモリを CPU チップに内蔵しています。プログラムを 100 回以上書き替え可能です。従来の CPU に不可欠な EPROM を取り付ける必要がなくなりました。メモリ空間は最大 16M バイトでさらに ROM、RAM、DRAM を拡張することもできます。開発用途にはデバッグに十分な程度書き換え可能なフラッシュメモリを内蔵したタイプを用意しています。(OAKS32-FullKit、BoardKit キットに導入)

高速・高分解能 A/D、D/A コンバータを CPU チップに内蔵しています。

最大で 123 本の I/O ポートを装備しています。

フラッシュメモリは 5V で書き換え可能になっていますので、オンボードでの修正が容易です。

高速 RS232C ドライバ・レシーバ IC を使用しており、パソコンや他のマイコンとの通信も容易に行なえます。

ボードは小型で名刺サイズ程度、機器組み込みに最適です。

全ての回路部品が実装済みです。

OAKS32 FullKit、BoardKit には OAKS32-M30835FJGP 基板とデバッグ、C 言語、アセンブラ、Windows 版 ROM ライターコントロールソフトが付きまますので、DOS/V パソコンで本格的なマイコンの開発ができます。(CDROM 添付)

### 1 . 2 . 回路

OAKS32-Kit に添付の CDROM のに回路図を添付しています。QFP パッケージの M30835FJGP のリードを 2.54mm ピッチのコネクタに拡張し、機器への組み込みをしやすくしています。

クロック (30MHz)、RS232C のドライバを搭載し、確実に動作するように基板のレベルで設計されています。

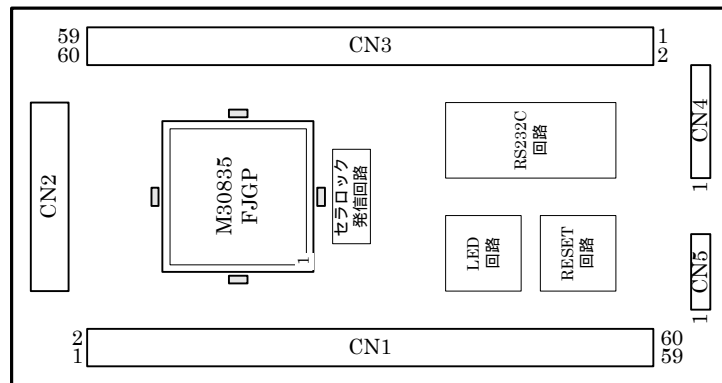


図 1-1 OAKS32-M30835FJGP

## 1.3. 端子表

OAKS32-M30835FJGPのCN1、CN2、CN3、CN4、CN5の端子はCDROMの回路図を参照してください。

## 2. 端子設定

OAKS32-M30835FJGP は CPU ( M30835FJGP ) の拡張基板となっています。拡張コネクタの回路接続、パターン上の部品の操作で機能を変更することができます。

### 2.1. OAKS32-M30835FJGP 端子設定

CPU ( M30835FJGP ) の端子設定の詳細は回路図を参照して下さい。

### 2.2. フラッシュメモリ書き込み

次の組み合わせで CPU(M30835FCAFP)の端子を設定し CDROM にある **FlashStart** で書き込みを行います。OAKS32-M30835FJGP ではこの組み合わせで設定されていますので、**JP1** をショートし、回路のリセットする事で書き込みスタンバイとなります。

表 2-1 フラッシュメモリ書き込み設定表

ジャンパ端子	端子名	設定	機能
JP1	CNVss	OPEN	通常
		SHORT	フラッシュメモリ書き込み

端子	端子名	設定	機能
CN3-20	<b>P65/CLK1</b>	pull-down (R2)	フラッシュメモリ書き込み
CN3-32	<b>P55/HOLD*</b>	pull-down (R3)	フラッシュメモリ書き込み
CN3-41	<b>P50/WRL*/WR*</b>	pull-up (R4)	フラッシュメモリ書き込み

### 2.3. 外部設定

ジャンパの設定、拡張コネクタ端子への信号入力により、設定を変更することができます。

表 2-2 外部端子設定表

コネクタ端子	端子名	設定	機能
JP1	CNVss	OPEN(L)	通常
		SHORT(H)	フラッシュメモリ書き込み
CN1-49	<b>BYTE</b>	5V(H)	外部8bit
		OPEN(L)	外部16bit
CN1-52	<b>RESET*</b>	オープンコネクタ接続	外部リセット入力
		OPEN(RESET回路)	外部リセットなし
CN3-4	<b>NMI*</b>	接続(L)	外部NMI*入力
		OPEN(H)	NMI*なし
CN3-32	<b>HOLD*</b>	5V(H) (注1)	外部バス設定時HOLD解除
		OPEN(L)	フラッシュメモリ書き込み

注 1 : HOLD\*信号を入力する場合は、抵抗 R3 を除去する必要があります。その際は、フラッシュメモリ書き込みのためのジャンパが必要となります。外部バスを使う場合は RDY\*信号にも信号を入力する必要があります。

### 3 . 組み込み用端子処理

OAKS32-M30835FJGP で CPU ( M30835FJGP ) 機能のみ使用する場合の端子処理を記述します。組み込みの際の参考として下さい。詳細は回路図を参照して下さい。

#### 3 . 1 . RS232Cドライバ切り離し

基板を裏面からみてCN4、CN5を上とした場合の右上に右図のようなパターンがあります。

ジャンパ番号	端子
HJP1	P67/TxD1
HJP2	P66/RxD1
HJP3	P63/TxD0
HJP4	P62/RxD0

このパターンを切断することで、CPU端子として使えるようになります。

注：基板上HJP1-4の記載はありません。

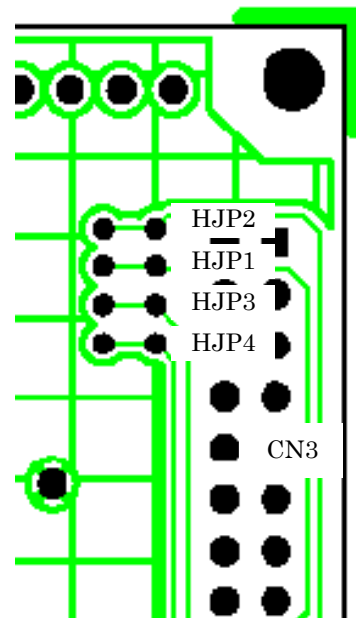
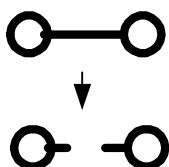


図3-1 RS232Cドライバ切り離しパターン

#### 3 . 2 . ADコンバータ5V系切り離し

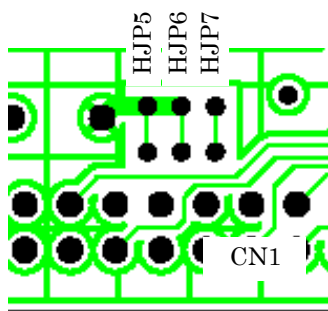


図3-2 ADコンバータ切り離しパターン

基板を裏面からみてCN4、CN5を左とした場合の中央下に左図のようなパターンがあります。

ジャンパ番号	端子
HJP5	AVCC
HJP6	VREF
HJP7	AVSS

このパターンを切断することで、CPU端子がそのまま使える状態になります。

注：基板上HJP5-7の記載はありません。

#### 3 . 3 . 他回路切り離し

R1、R2、R3、R4、R5、R11を取り去ることで、クロック、リセット以外の端子をCPU端子として拡張コネクタCN1、CN2、CN3で使うことができます。

### 3.4.3 線式 RS232C の接続

OAKS32-M30835FJGP の RS232C 接続では CTS、RTS などの制御線は出力されず、RxD および TxD のみの 3 線式で接続されます。OAKS32/16-EXBOARD の 9 ピンコネクタの例を記載します。

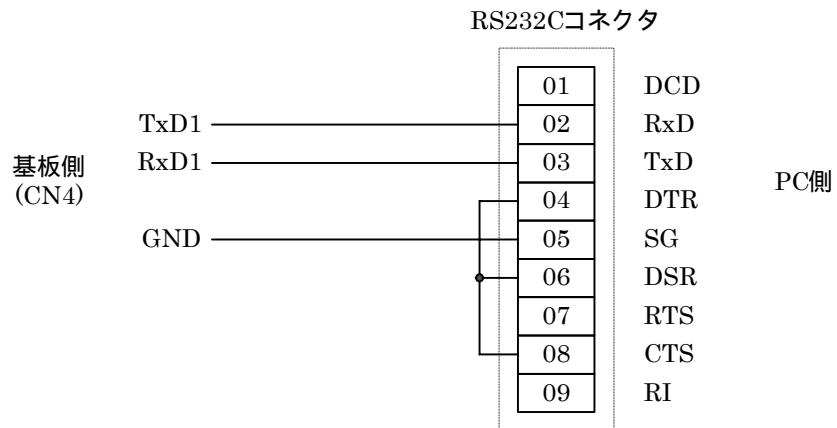
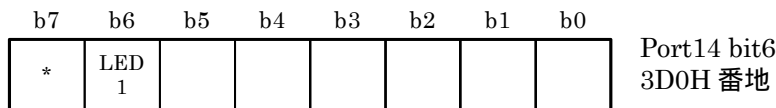


図 3-3 RS232C コネクタ接続

### 3.5 LED1 の接続

プログラム確認用に基板の上に LED1 がポート 14 の bit6 に接続されています。



bit6      0 : 点灯  
          1 : 消灯

## 4. メモリマップ

OAKS32-M30835FCAFP はフラッシュメモリ512KB、RAM31KBを内蔵しています。付属するデバッガ KD3083 を使用した場合のメモリマップと未使用の場合のメモリマップを示します。

### 4.1. KD3083 使用時のメモリマップ

図 4-1 にOAKS32-M30835FCAFPの KD3083 使用時のメモリマップを示します。ユーザ使用可能領域は ( RAM 29KB, Flash ROM 495.5KB ) となります。

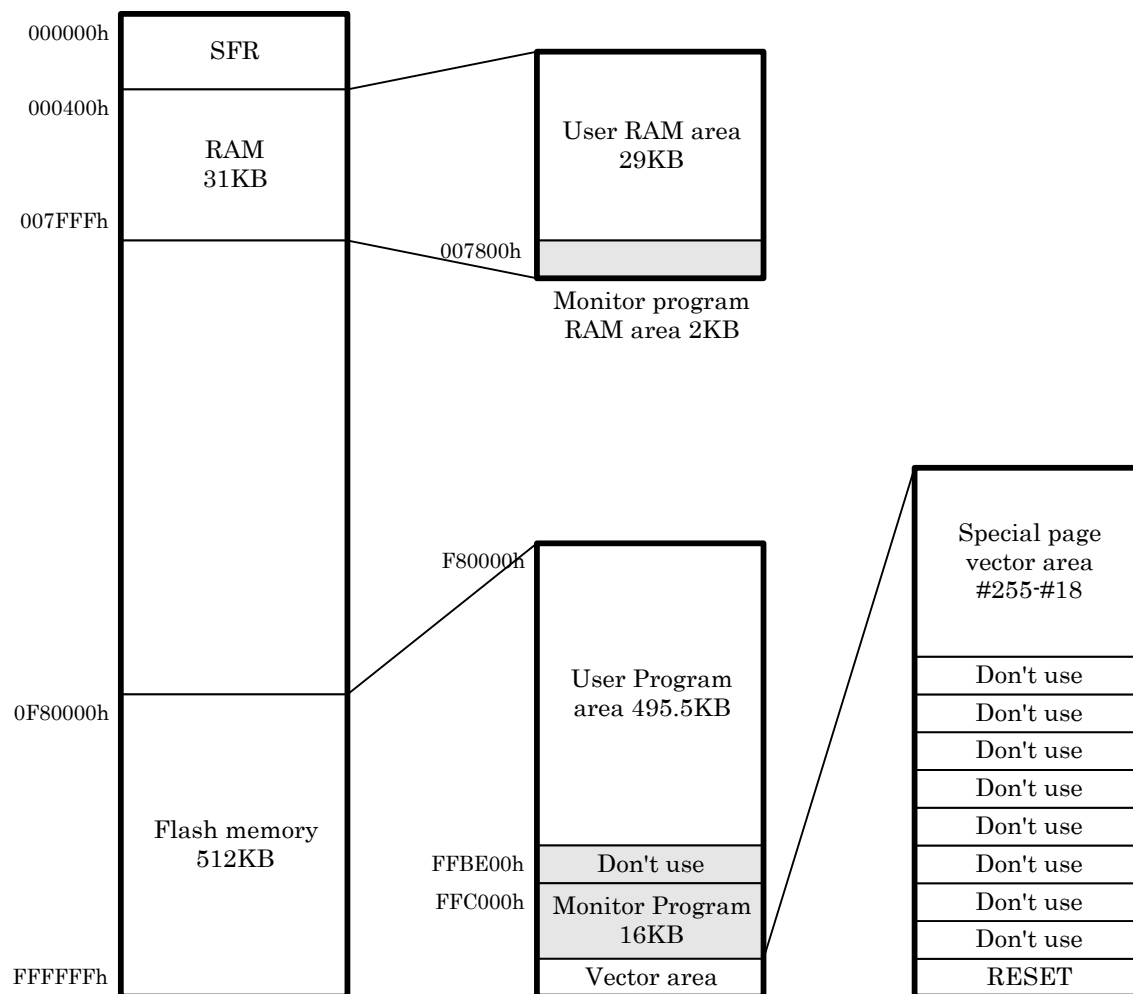


図 4-1 KD3038 使用時の OAKS32-M30583FJGP のメモリマップ

## 4.2. KD3083 未使用時のメモリマップ

図 4-2 に **OAKS32-M30835FJGP** の **KD3083** 未使用時のメモリマップを示します。ユーザ使用可能領域は ( RAM 31KB, Flash ROM 512KB ) となります。プログラムの書き込みはCDROMに添付された **FlashStart** を使用します。

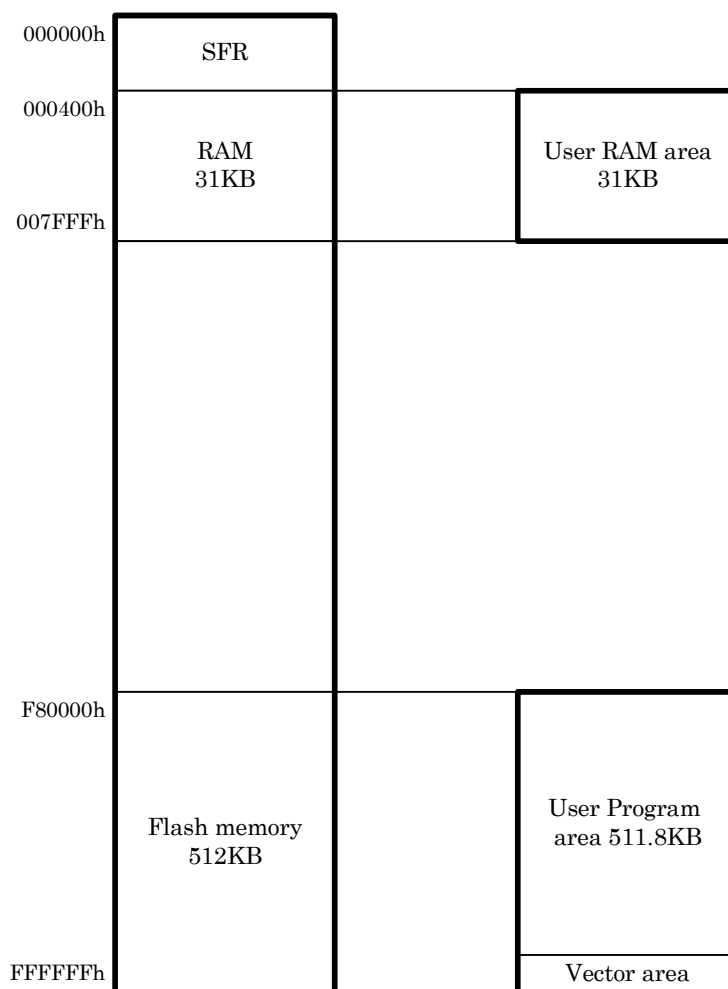


図 4-2 **KD3083** 未使用時の **OAKS32-M30835FJGP** のメモリマップ

## 5 . OAKS32-M30835FJGP の回路資料

部品表、配置図、寸法表を示します。

### 5 . 1 . 部品表

OAKS32-M30835FJGP には次のような部品が搭載されています。

表 5-1 OAKS32-M30835FJGP 部品表

記号	型番	メーカー	数量	備考
IC1	M30835FJGP	三菱	1	FROM512KB SRAM31K
IC2	M51957B	三菱	1	リセット IC
IC3	MAX232ACSE	マキシム	1	RS232C ドライバ (相当品)
X1	CSTLS30MOX	ムラタ	1	負荷容量内蔵セラロック 30MHz (相当品)
C1	SME16V47 $\mu$	日本ケミコン	1	47 $\mu$ F 電解コンデンサ (相当品)
C2-13	RPE132F104Z50	ムラタ	12	0.1 $\mu$ F 積層セラミックコンデンサ (相当品)
R1-6	RD16S 10K	コーア	6	10K 炭素皮膜抵抗 (相当品)
R7,8	" 15K	"	2	15K 炭素皮膜抵抗 (相当品)
R9	" 2.7K	"	1	2.7K 炭素皮膜抵抗 (相当品)
R10	" 150	"	1	150 炭素皮膜抵抗 (相当品)
R11	" 560	"	1	560K 炭素皮膜抵抗 (相当品)
LED1	EBR3378S	スタンレー	1	小型高輝度型 LED (赤) (相当品)
SW1	SKHHAJ	アルプス	1	リセット用小型スイッチ (相当品)
CN1,3	MJ-040-DS-60	ミヤマ	2	60pin ピンヘッダ (30pin $\times$ 2列) (相当品)
CN2	" -DS-20	ミヤマ	1	20pin ピンヘッダ (10pin $\times$ 2列) (相当品)
CN4	" -SS-06	ミヤマ	1	6pin ピンヘッダ (6pin $\times$ 1列) (相当品)
CN5	" -SS-02	ミヤマ	1	2pin ピンヘッダ (2pin $\times$ 1列) (相当品)
JP1	" -SS-02	ミヤマ	1	2pin ピンヘッダ (2pin $\times$ 1列) (相当品)

注 : IC1、IC3 は**表面実装品**とする。他は**非表面実装品**。

部品表にあるメーカーの製品が添付されるとは限りません。その場合は相当品が添付されます。

## 5.2. 部品配置図

部品配置図を示します。CN1～CN6の相互の間隔は2.54mm×n倍になっています。2.54mmピッチのユニバーサル基板等にそのまま接続できるようになっています。

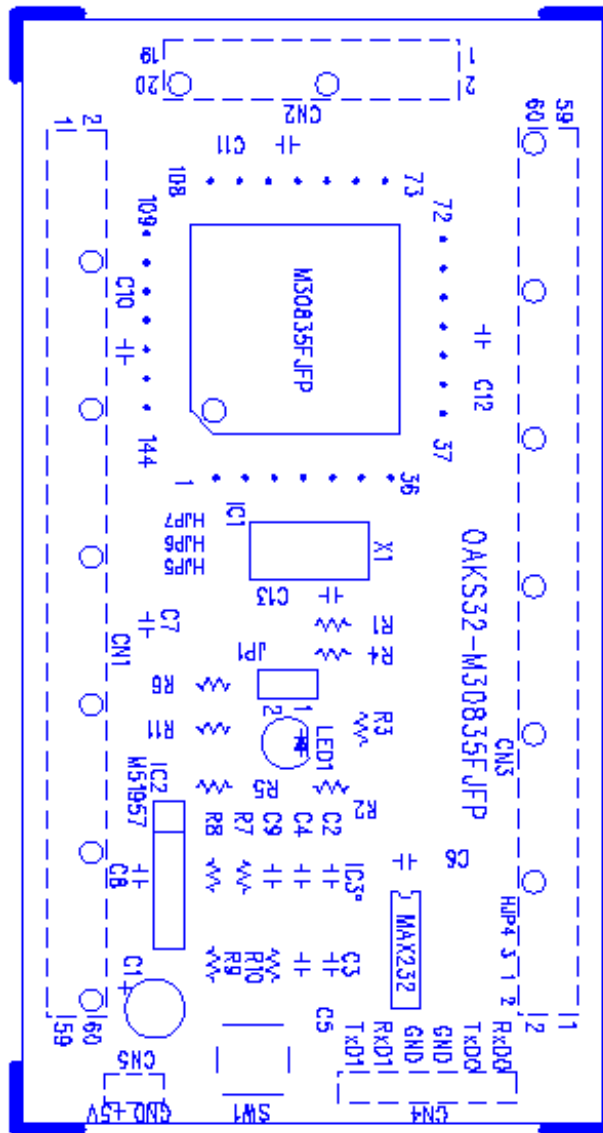


図 5-1 OAKS32-M30835FJGP 部品配置図

IC1の名称、ボード名称のM30835FJFPはM30835FJGPの誤りです。

### 5.3. 基板寸法図

基板寸法図を示します。

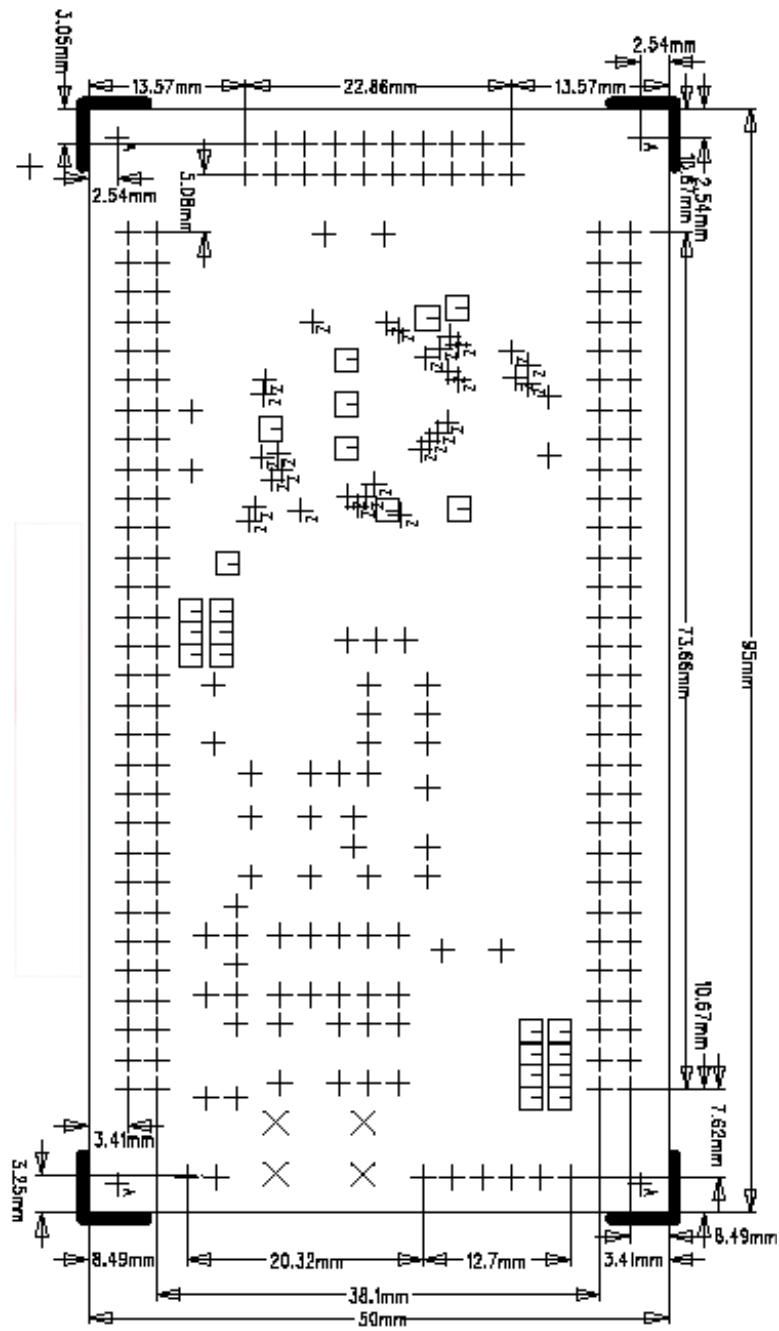


図 5-2 OAKS32-M30835FJGP 基板寸法図

**OAKS32-M30835FJGP マニュアル Rev 0.80**  
2002年4月発行

編集 オークス電子株式会社  
発行 オークス電子株式会社  
禁無断転載

本説明書の一部又は全部を、当社に断りなく、いかなる形でも転載又は複製することを堅くお断り  
します。